

Original document

ORIGINAL READER

Patent number: JP7050743
Publication date: 1995-02-21
Inventor: SATO SHIGERU; OZAWA TAKASHI
Applicant: FUJI XEROX CO LTD
Classification:
- international: **H01L27/146; H04NI/028; H01L27/146; H04N1/028;** (IPC1-7): H04N1/028
- european:
Application number: JP19930337589 19931228
Priority number(s): JP19930337589 19931228

[View INPADOC patent family](#)

[Report a data error here](#)

Abstract of JP7050743

PURPOSE:To prevent the generation of dispersion of original reading output due to the installation state of a conductor wiring group by deciding the width of the conductor wiring composing the conductor wiring group corresponding to the length of the conductor wiring and the wiring space.

CONSTITUTION:Each line of a conductor wiring group 200 electrically connecting each light receiving element of a light receiving part 100 and a driving element 300 is installed, for example, at the 4 line/mm intervals corresponding to the resolution of the light receiving part 100. The conductor width of each line is made different according to the length of the line. In short, the conductor width of a line 200S being the shortest line length is widest within the range of the reliable upper limit width and the conductor width of a line 200L being the longer line length is set to be narrow so as not to exceed the lower limit. The conductor width of each line between the lines 200S and 200L is decided so that the line-to-line capacity to be formed by adjacent line conductors should be uniform by taking either line 200S or 200L or a line in the middle as a reference.

Data supplied from the *esp@cenet* database - Worldwide

書誌

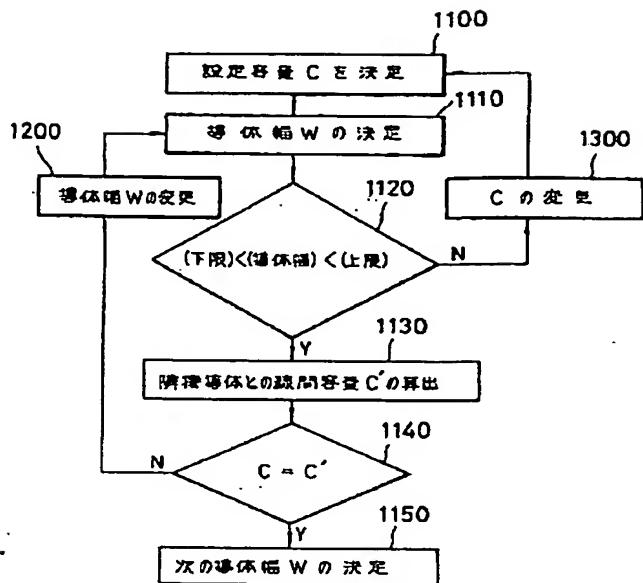
(19)【発行国】日本国特許庁(JP)
(12)【公報種別】公開特許公報(A)
(11)【公開番号】特開平7-50743
(43)【公開日】平成7年(1995)2月21日
(54)【発明の名称】原稿読取装置
(51)【国際特許分類第6版】

H04N 1/028 Z 8721-5C

【審査請求】有
【発明の数】3
【出願形態】OL
【全頁数】8
(21)【出願番号】特願平5-337589
(62)【分割の表示】特願昭59-128923の分割
(22)【出願日】昭和59年(1984)6月22日
(71)【出願人】
【識別番号】000005496
【氏名又は名称】富士ゼロックス株式会社
【住所又は居所】東京都港区赤坂三丁目3番5号
(72)【発明者】
【氏名】佐藤 茂
【住所又は居所】神奈川県海老名市本郷2274番地 富士ゼロックス株式会社海老名工場内
(72)【発明者】
【氏名】小澤 隆
【住所又は居所】神奈川県海老名市本郷2274番地 富士ゼロックス株式会社海老名工場内
(74)【代理人】
【弁理士】
【氏名又は名称】木村 高久

要約

(57)【要約】(修正有)
【目的】導体配線群の敷設態様に起因する原稿読み取り出力のばらつきの発生を防止する。
【構成】導体配線群を構成する導体配線の幅が、当該導体配線の長さと配線間隔とに対応して決定される。また各導体線路にその配線位置に応じた形状および面積を有する容量補正用導体を設けるようにする。なお各導体線路の線路長をすべて均一となるようにしている。



請求の範囲

【特許請求の範囲】

【請求項1】基板上の原稿主走査方向に配列される複数個の受光素子と、これら受光素子を駆動するための駆動素子と、これら受光素子及び駆動素子を電気的に接続するための導体配線群とを具えた電荷蓄積型の原稿読取装置において、前記導体配線群を構成する導体配線の幅が、当該導体配線の長さと配線間隔に対応して決定されていることを特徴とする原稿読取装置。

【請求項2】基板上の原稿主走査方向に配列される複数個の受光素子と、これら受光素子を駆動するための駆動素子と、これら受光素子及び駆動素子を電気的に接続するための導体配線群とを具えた電荷蓄積型の原稿読取装置において、前記導体配線群の少なくとも1つの導体配線にその配線の長さに応じて決定される容量補正用導体を接続せしめてなることを特徴とする原稿読取装置。

【請求項3】基板上の原稿主走査方向に配列される複数個の受光素子と、これら受光素子を駆動するための駆動素子と、これら受光素子及び駆動素子を電気的に接続するための導体配線群とを具えた電荷蓄積型の原稿読取装置において、前記導体配線群の各導体配線長さが実質的に等しくなるように構成されていることを特徴とする原稿読取装置。

詳細な説明

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ファクシミリなどにおいて原稿の読み取りに用いられる密着型原稿読取装置に係り、特に多数の受光素子とこれら受光素子を駆動する駆動用素子とを電気的に接続する導体配線群の敷設構造の改良に関する。

【0002】

【従来の技術】図9に、上述した原稿読取り装置の一般的な等価回路を、また図9に同装置における受光部100の模式的構造をそれぞれ示す。

【0003】すなわち、このような原稿読取り装置の受光部100は、図9(a)および(b)にそれぞれ平面図および断面図を示すように、ガラス、セラミックなどからなる絶縁基板BD上に、例えばAl, Cr, Auなどの導電性薄膜からなる分割電極InI(111, 121, 131, 141, ……)と、Se—As—Teまたはa—Siな

どの非晶質あるいはCdS, CdSeなどの多結晶の半導体薄膜からなる光導電層102とSnO₂やITOなどの透明導電性薄膜からなる連続した透明電極103とを順次堆積して、上記光導電層102を2種の電極すなわち上記分割電極In1と透明電極103とでサンドイッチ状にはさんだ構造となっており、これがそれぞれ等価的には、図9に示すようなフォトダイオードPDとコンデンサCとの並列回路となる。【0004】なお、このコンデンサCは1つの受光素子110を例にとった場合、同受光素子110自身のもつ容量とその導体配線210のもつ容量との合成容量を示しているとする。このような受光素子110, 120, ……In0が原稿を解像するのに必要な密度(例えば8ドット/mm)でこの主走査方向に所定の数だけ配列されている。

【0005】次に、図9を参照してこの原稿読取装置の動作を簡単に説明する。

【0006】図9において500はシフトレジスタであり、該シフトレジスタ500の1回目の駆動に基づいてMOSFET310, 320, …3n0が順次オンオフされ上記コンデンサCの再充電が行われると、信号線600には、各ビットごとに上記コンデンサCの残留電荷量に応じた電流が流れることになる。この電流が出力端子OUTから出力されて同原稿読取り装置の読み取り信号となる。そしてこの動作は読み取り対象原稿の主走査毎に繰り返し実行される。

【0007】ところで、この原稿読取り装置においては、上記受光部100を形成するに際しては、同一の絶縁基板BD上に、上述した分割電極In1、光導電層102、および透明電極103を、蒸着やスパッタリング、あるいはCVDなどの方法を用いてアレイ状に形成することが可能であるが、上記MOSFET310, 320, …3n0やシフトレジスタ500は別個の素子であるため、少なくとも各受光素子110, 120, ……In0と、MOSFET310, 320, …3n0とを電気的に接続するためには、上記基板BD上もしくは他の基板上においてワイヤボンディングなどによる接続を施すことが不可欠である。またこのため、これら受光素子110, 120, ……In0と、MOSFET310, 320, …3n0とをそれぞれ接続するための導体配線210, 220, 2n0も、これら2者間ににおいて上記ワイヤボンディングなどによる接続が可能となるように引き回す必要が生じ、この結果同導体配線210, 220, …2n0の長さは実際上かなりの長さとなる。

【0008】そこで従来は、密着型原稿読取り装置製造上のこのような状況に鑑みて、上記導体配線群を敷設するにあたり、上述した受光素子群とMOSFETなどの駆動素子群とが最短の距離となるように、かつ各々が十分に信頼できる導体幅および線間隔を確保できるようにすることに最大の重点をおいていた。ただし、このようにして上記導体配線群を敷設した場合、駆動素子の担当する受光素子の数が増加したりあるいは受光素子列の長さが長くなったりした際に、上記導体配線群における各々の線間容量にも相当のばらつきが生じることとなり、該線間容量のばらつきが上述した各受光素子による原稿読取りに与える影響も無視できないものとなる。

【0009】すなわち、図10は同原稿読取り装置の1ビットについての原理図(図8に示した回路要素と同一の機能を有する要素には図8と同一の番号または符号を付して示している)であるが、一般に図中の蓄積容量C1は導体配線部200の線間容量が支配的であり、該導体配線部200の線間容量が各ビットごとに大きくばらついた場合は、各受光素子の読み取り信号レベルにもムラが生じて、原稿の基準白色部に対するような一走査対象ラインが全白色(または全黒色)である場合であっても、同原稿読取り装置の読み取り出力は、例えば図11に示すような不安定なものとなる。このため従来の原稿読取り装置では適宜なレベル補正回路を用いて上述した出力むらを補正することが不可欠となっていた。

【0010】

【発明が解決しようとする課題】本発明は前記実情に鑑みてなされたもので、導体配線群の敷設態様に起因する原稿読取り出力のばらつきの発生を防止することを目的とする。

【0011】

【課題を解決するための手段】そこで本発明では、上記導体配線部が一般に薄膜または厚膜などせいぜい数 μm 程度の厚さの導体層として敷設されるため、この線間容量としても対向平面としての容量よりも同一平面上に導体が存在することによる線間容量の方が支配的であることに着目してなされたものである。

【0012】本発明の第1では、基板上の原稿主走査方向に配列される複数個の受光素子と、これら受

光素子を駆動するための駆動素子と、これら受光素子及び駆動素子を電気的に接続するための導体配線群とを具えた電荷蓄積型の原稿読取装置において、前記導体配線群を構成する導体配線の幅が、当該導体配線の長さと配線間隔とに対応して決定されていることを特徴とする。

【0013】本発明の第2では、各導体線路にその配線位置に応じた形状および面積を有する容量補正用導体を設けるようにしている。

【0014】本発明の第3では、各導体線路の線路長をすべて均一となるようにしている。

【0015】

【作用】本発明の第1では導体配線群を構成する導体配線の幅が、単に配線自体の面積を一定にするなどの方法をとるのではなく、周辺の配線との線間容量も大きく寄与することに着目し、例えば配線間隔を後述の式(1)～(2)にも示すように(周辺の配線との配線間隔をも)考慮し、導体配線の長さと配線間隔とに対応して決定されるため、極めて高精度に容量を均一化することができるまた本発明の第2では容量補正用導体によって容量補正を行うようにしているため、極めて高精度に容量を均一化することができる。

【0016】かかる構成により、同一平面上に導体が存在することによる線間容量が実質的に均一となるようになっているため、前述した各受光素子と駆動素子との間に生じる蓄積容量は全ビットともほぼ同一の容量となり、各受光素子の読み取り信号レベルが同蓄積容量に起因してばらつくようなこともなくなる。

【0017】なお、この容量補正用導体の面積は、配線導体と合わせて必ずしも一定になるように構成されるのではなく、それ自身および容量補正用導体と配線導体との間の線間容量などを考慮して、各位置で実質的に線間容量が一定となるように決定される。

【0018】また本発明の第3では、各導体線路の長さが均一となるようにしているため、配線の引き回しによって実質的な長さが均一となるようにし、線間容量が一定となるようにし、読み取り信号レベルのばらつきを抑制することができる。

【0019】

【実施例】図1に、本発明の原稿読み取り装置の位置実施例を示す。ただしこの図1においても、図8～図10に示した従来技術の要素と同一の機能を有する要素には同一の番号を付して示しており、重複する説明は省略する。

【0020】この実施例は、1個の駆動素子300に例えば128個の受光素子を担当させて、これを複数ブロック並列に配列したものであり、特にこの実施例では、受光部100の各受光素子と上記駆動素子300とをそれぞれ電気的に接続する導体配線群200の各線路が、上記受光部100の解像度に対応して、例えば4本/mmの等間隔をもって敷設されているとして、これら各線路の導体幅をその配線位置により決定される線路長に応じて異ならせることにより同導体配線群200の各線間容量が実質的に均一となるようにしている。

【0021】具体的には、同図1に示すように、それぞれ結果として、最短線路長となる線路200sの導体幅は信頼できる上限幅を越えない程度に最も広くまた最長線路長さとなる線路200Lの導体幅は信頼できる下限幅を越えない程度に最も狭く設定されるものであり、これらの間の各線路の導体幅は、上記いずれかの線路、あるいはこの中間の任意の1つの線路を基準としてそれぞれ隣接する線路導体とで形成される線間容量が均一となるよう経験的あるいは計算により逐次決定していくようとする。

【0022】以下、図2～図4を参照して同実施例装置の製造方法すなわち導体配線群200における各線路の導体幅の決定方法を詳述する。

【0023】いま注目する導体配線が図2および図3に示すように配線210および220であるとしてはじめにこれら配線210および220間における線間容量の算出方法について説明する。

【0024】図3に示すように、上記配線210および220間の距離をS、導体幅をW、絶縁基板BDの厚さをDとする。また、同基板BDの比誘電率を ϵ_s とする。さらに上記配線210および220の導体厚Hは前述したように非常に小さい値であるからこれを無視するとともに、上記基板BD側の電気力線はすべて同基板BD中を通過すると仮定すると、上記配線210および220間の単位長あたりの容量Cは次式で与えられる。

【0025】

$$C = \frac{1}{7.2\pi} \left(\epsilon_s \frac{K_1'}{K_1} + \frac{K_2'}{K_2} \right) [pF/cm] \quad \dots (1)$$

$$K_1' = \int_0^1 \frac{dZ}{\sqrt{(1-Z^2)(1-k_1^2 Z^2)}}$$

$$K_1' = \int_0^1 \frac{dZ}{\sqrt{(1-Z^2)(1-(k_1')^2 Z^2)}} , (k_1')^2 = 1 - k_1^2$$

$$k_1 = \frac{1-\sqrt{\lambda}}{1+\sqrt{\lambda}} \text{ または } \frac{1+\sqrt{\lambda}}{1-\sqrt{\lambda}}, \quad (0 < k_1 < 1)$$

$$\sqrt{\lambda} = \frac{\sinh \left(\frac{\pi}{2} \cdot \frac{W}{D} \right)}{\sinh \left(\frac{\pi}{2} \cdot \frac{W+S}{D} \right)}$$

ただし、

$$K_2 = \int_0^1 \frac{dZ}{\sqrt{(1-Z^2)(1-k_2^2 Z^2)}}$$

$$K_2' = \int_0^1 \frac{dZ}{\sqrt{(1-Z^2)(1-(k_2')^2 Z^2)}} , (k_2')^2 = 1 - k_2^2$$

$$\text{また、 } k_2 = \frac{S}{S+2W}$$

したがって、ここで注目する導体配線長を図2に示すようにL(cm)とすると、求める線間容量Cは次のようになる。

【0026】

$$C = C \times L$$

$$= \frac{1}{7.2\pi} \left(\epsilon_s \frac{K_2'}{K_1} + \frac{K_2'}{K_1} \right) L [pF] \quad \dots (2)$$

なお、上記の値 K_1, K_1', K_2, K_2' は完全橢円積分である。

【0027】こうして線間容量Cが求まることから、逆に該容量Cを均一とするための各配線の導体幅Wの算出、決定も可能であり、実際の同実施例装置の製造に際しては、該導体幅Wが上述したように

同装置の読み取り動作を十分安定ならしめる上限幅と下限幅とを越えないように、例えば図4に示すようなプログラムに基づいて、同導体幅Wを随時決定していく。

【0028】すなわち、同装置の出力端子(図8に示した端子OUTに相当)から所要とするレベルの読み取り信号を得るに適した前記蓄積容量C(図8または図9参照)の値(実際には前述したように導体配線群200の線間容量が支配的であり、ここでは便宜的にこの線間容量の値を全蓄積容量Cの値とする)をあらかじめ決定した後(ステップ1100)、注目する配線の導体幅Wをとりあえず決めて(ステップ1110)、隣接する導体配線との線間容量(これを便宜上C'とする)を上記(2)式に基づいて算出する(ステップ1130)。この結果、先に決めた容量Cの値と、この算出した容量C'の値とが等しくなるような導体幅となるように該導体幅Wの値を変更して(ステップ1200)、これら容量Cの値と容量C'の値とが等しくなるような導体幅となるよう該導体幅Wの値を再決定する(ステップ1110)。なおこれら決定した導体幅Wの値が上述した上限幅と下限幅との範囲に入らなかった場合は(ステップ1120)、先に設定した容量Cの値を変更して(ステップ1300)、同導体幅Wの決定をやり直す。

【0029】このようなプログラムに基づく各配線の導体幅決定作業を、前記導体配線群200を構成する全導体配線について施すことにより、各線間容量すなわち図8R>8または図9に示した蓄積容量Cの値は全受光素子について均一な値となり、同装置の読み取り出力も例えば全白や全黒等の同一濃度画素については図5に示すように安定したものとなる。

【0030】なお、上記実施例においては、基板の単位幅当たり等しい配線数をもって敷設される導体配線の各導体幅をその配線位置に応じて変えることにより各線間容量が実質的に均一となるようにしたが、他に例えば図6に示すように上記導体幅は変えずに、各導体線路長が均一となるようにしたり(受光素子と駆動素子との距離が短い部分の配線は適宜に蛇行させて調整をとる)、あるいは図7に示すように、線間容量調整用のダミーの導体DMを設けたりして、各線間容量を実質的均一としてもよい。これらいずれの場合であっても、その線間容量の算出に際しては前記(2)式を用いることができる。

【0031】

【発明の効果】このように、この発明にかかる原稿読み取り装置によれば、読み取り出力を得ることができるようになり、また前述したようなレベル補正回路などを別個に設ける必要もないことから、コスト的にも有利となる。

図の説明

【図面の簡単な説明】

【図1】本発明実施例についてその導体配線群の敷設構造を示す平面図

【図2】上記導体配線群の各線間容量を算出する他の同導体配線群の一部を模式的に示した略図

【図3】上記導体配線群の各線間容量を算出する他の同導体配線群の一部を模式的に示した略図

【図4】この導体配線群における各線路の導体幅決定方法を示すフローチャート図、

【図5】図1に示した実施例の装置の出力特性を示す図、

【図6】本発明の原稿読み取り装置の他の実施例についてその導体配線群の敷設構造を示す平面図、

【図7】本発明の原稿読み取り装置の他の実施例についてその導体配線群の敷設構造を示す平面図、

【図8】本発明で対象とする原稿読み取り装置の一般的な等価回路を示す回路図、

【図9】同原稿読み取り装置の受光部構造を模式的に示す図、

【図10】同原稿読み取り装置の1ビット分の原理的等価回路を示す図、

【図11】従来の原稿読み取り装置の出力特性を示す線図である。

【符号の説明】

100 受光部、

200 導体配線群、

300 駆動素子、

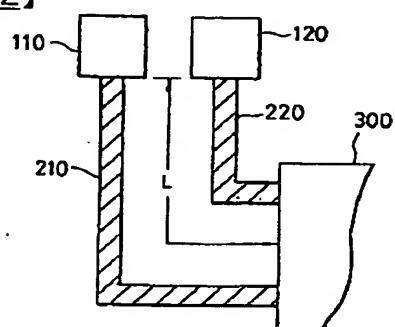
400 駆動用配線群、

500 シフトレジスタ、

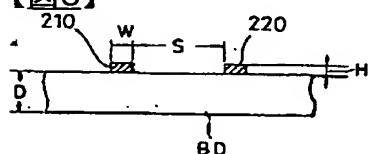
600 読み通り信号出力線、
700 バイアス電圧供給線

図面

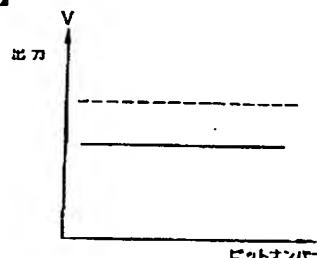
【図2】



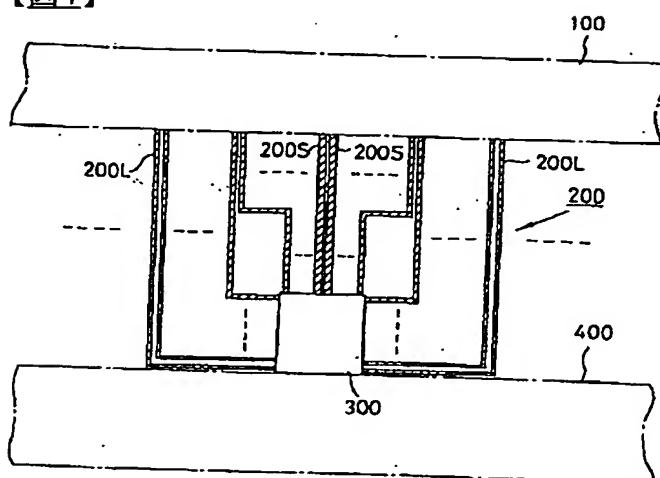
【図3】



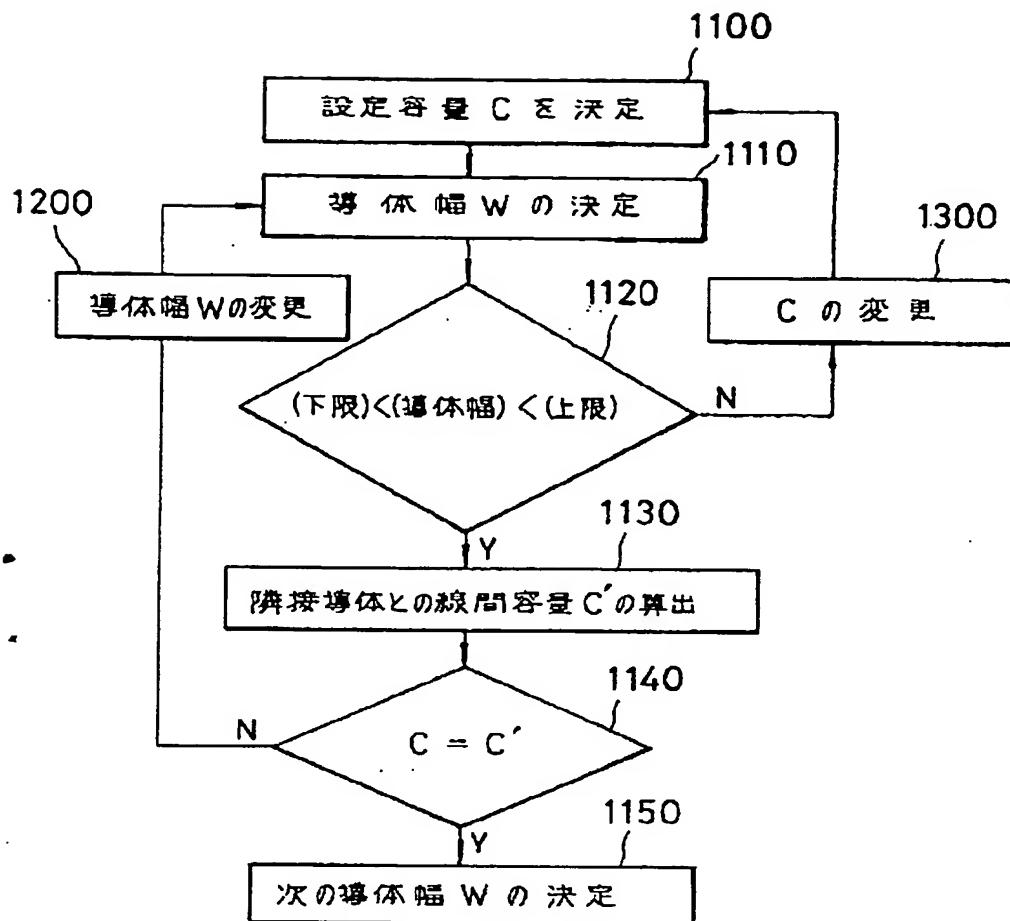
【図5】



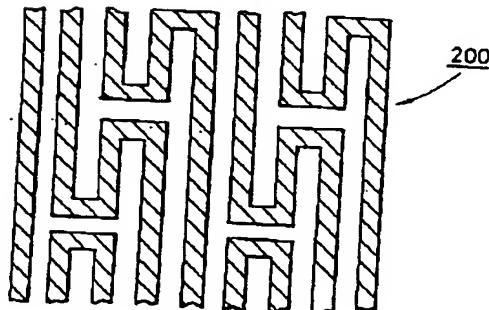
【図1】



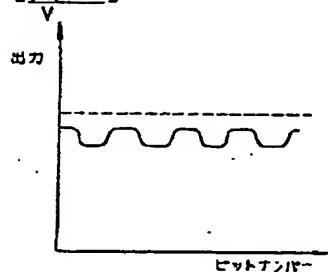
【図4】



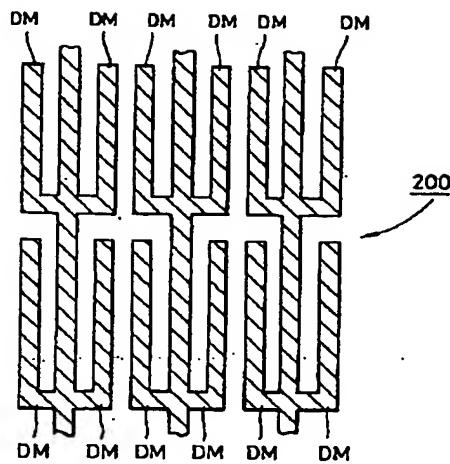
【図6】



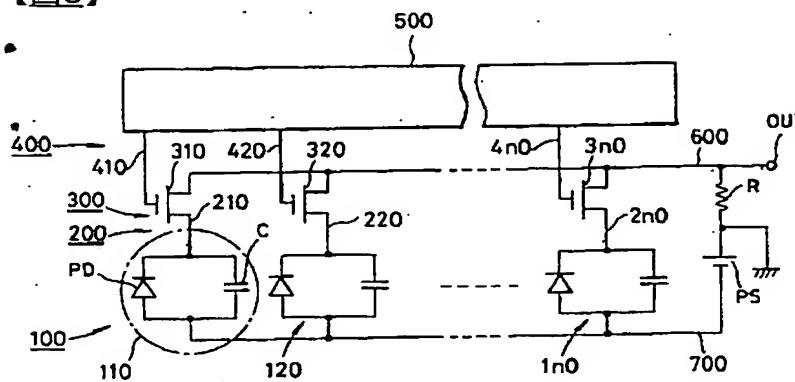
【図11】



【図7】

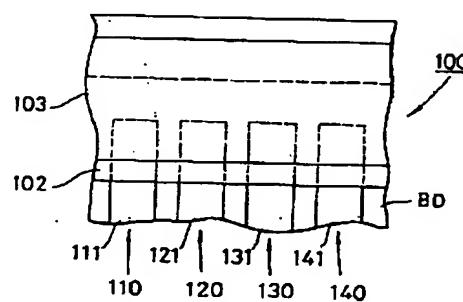


【図8】

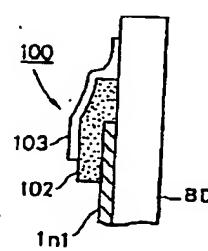


【図9】

(a)



(b)



【図10】

